




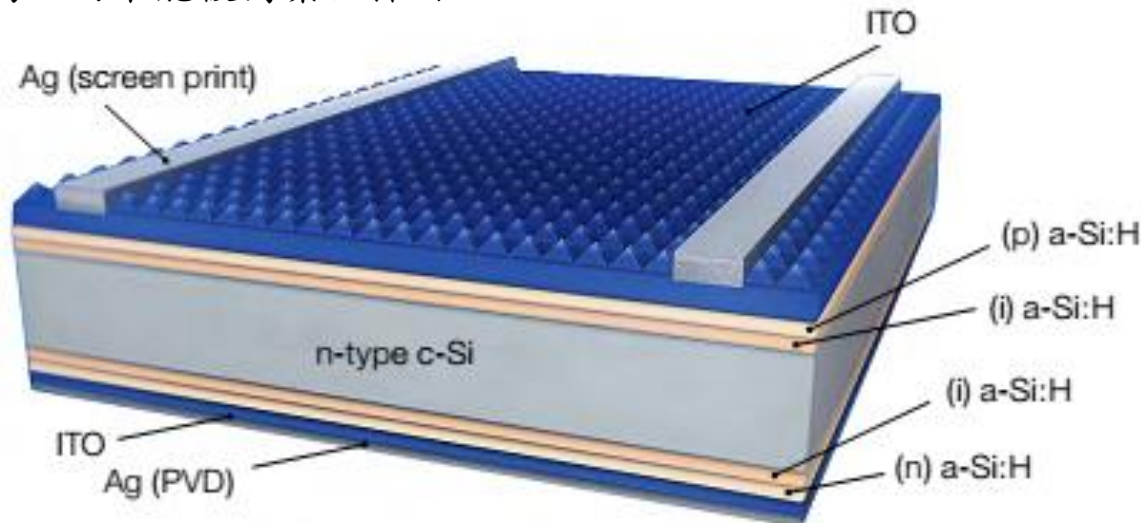
金屬工業研究發展中心  
METAL INDUSTRIES RESEARCH & DEVELOPMENT CENTRE

A detailed pencil sketch of a multi-story building, likely a research or industrial facility, is positioned on the left side of the slide. The building has multiple floors with windows and a prominent entrance. The sketch is rendered in a realistic style with fine lines and shading.

# 矽基異質接面太陽電池 製程要點

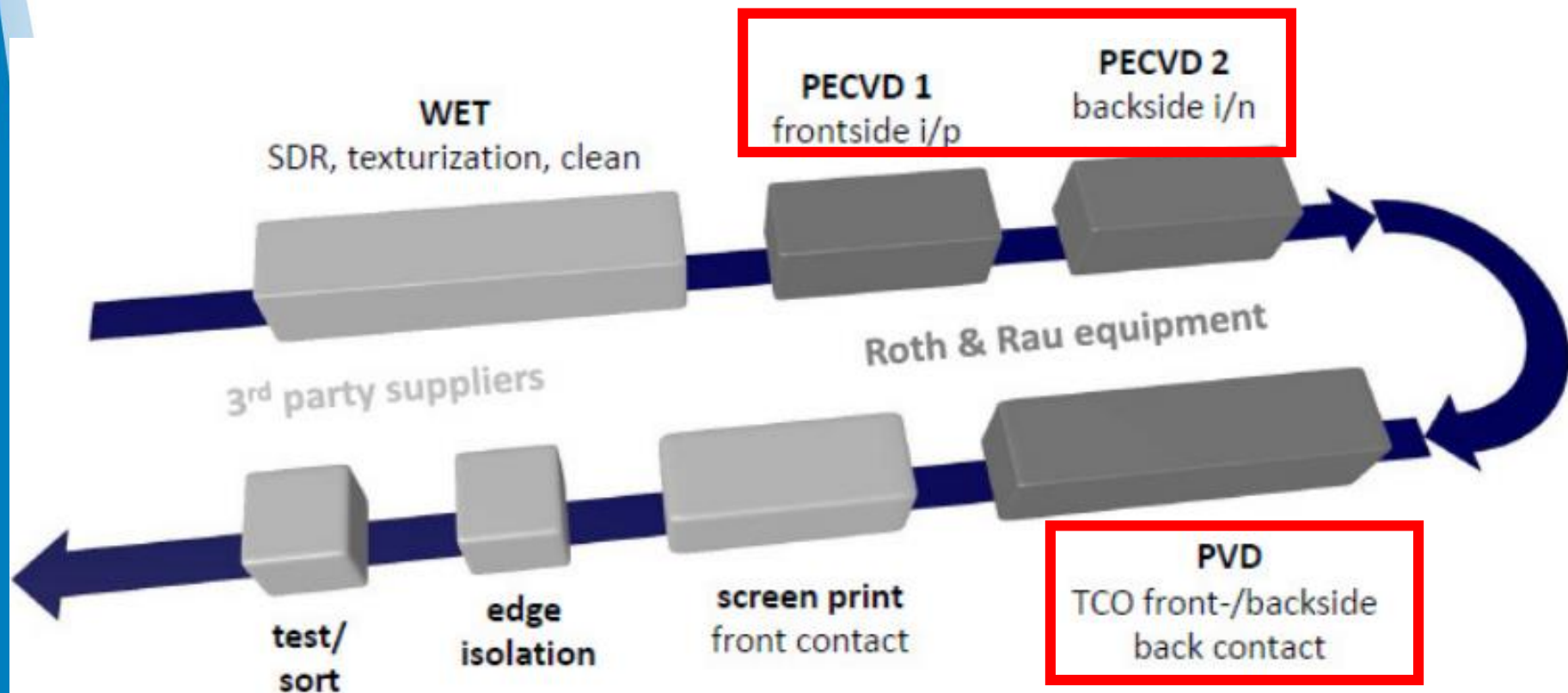
# 矽晶異質接面太陽電池研究背景

- 矽晶異質接面(Si heterojunction)太陽電池由於具高太陽光能轉換效率(>20%)、低製程溫度(<200°C)，相較傳統高溫製程的矽晶太陽電池可避免高溫下晶片翹曲及破片的發生，因此適合薄晶片高效率的新世代矽晶太陽電池的製作。除了早期日本三洋電機(現已併入Panasonic)成功投入研發量產之外，歐美各地的太陽光電研究單位和公司皆相繼投入研發以及機台的設計開發上。
- 矽晶異質接面太陽能電池結構看似簡單，但因與傳統矽晶電池的高溫擴散製程迥異，且關鍵的非晶矽膜層製程由於膜厚極薄(<10 nm)，且各層鍍膜的搭配參數眾多，目前僅有少數研發單位(如瑞士之洛桑聯邦理工學院，EPFL)及設備廠商(如德系Meyer Burger)具開發高效率矽晶異質接面太陽電池製程及設備之能力。即便已經發展到具有商業量產能力機台販售，但因設備成本過高而尚未能被商業化採用。



矽晶異質接面太陽電池的結構示意圖

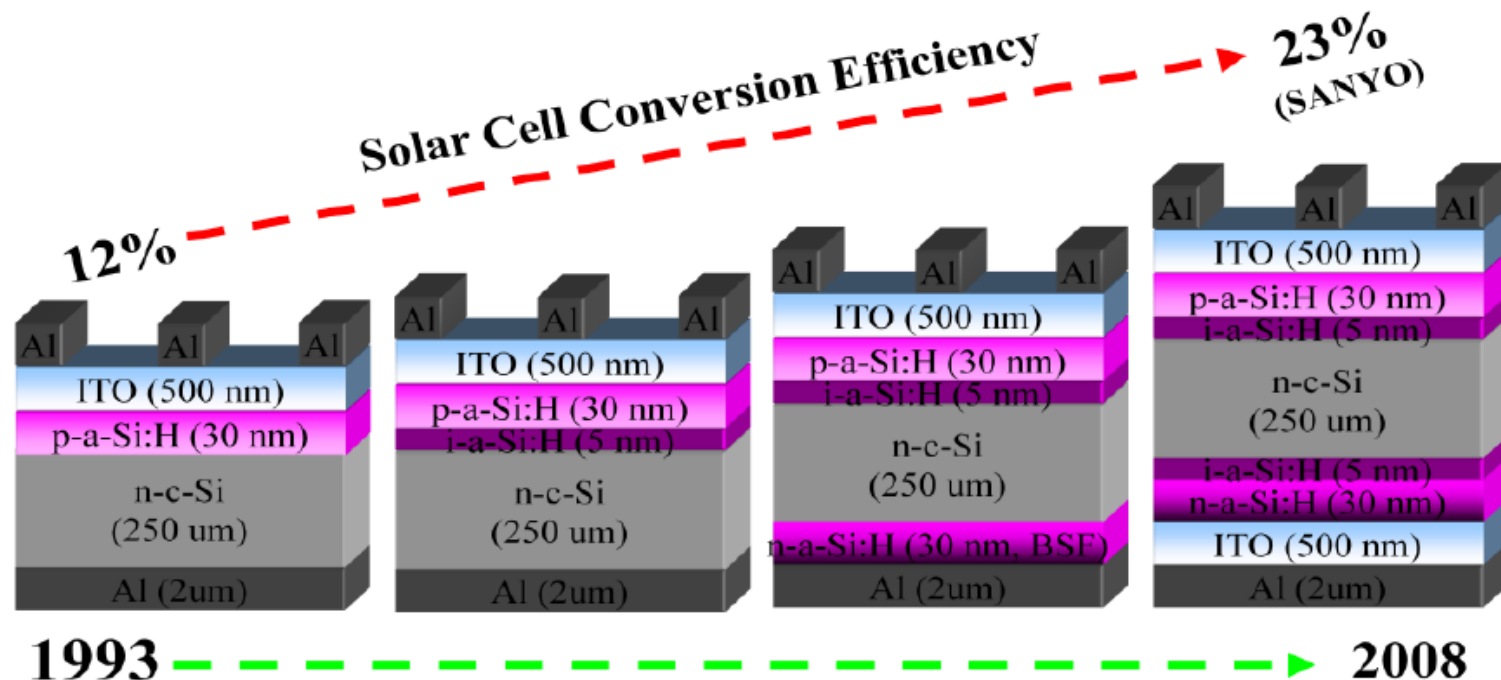
# 矽晶異質接面太陽電池製程產線



Source: Roth & Rau

# 矽晶異質接面太陽電池的結構發展歷程(1/2)

- 初始由p-type矽晶片上沉積n-type非晶矽薄膜形成異質接面，再沉積ITO透明導電薄膜，再加上下電極即完成元件，但由於接面缺陷過多，所以效率不佳(僅12%)。
- 之後再於p-n接面間加上一層非晶矽本質薄膜以減少界面缺陷而形成HIT元件的早期結構。

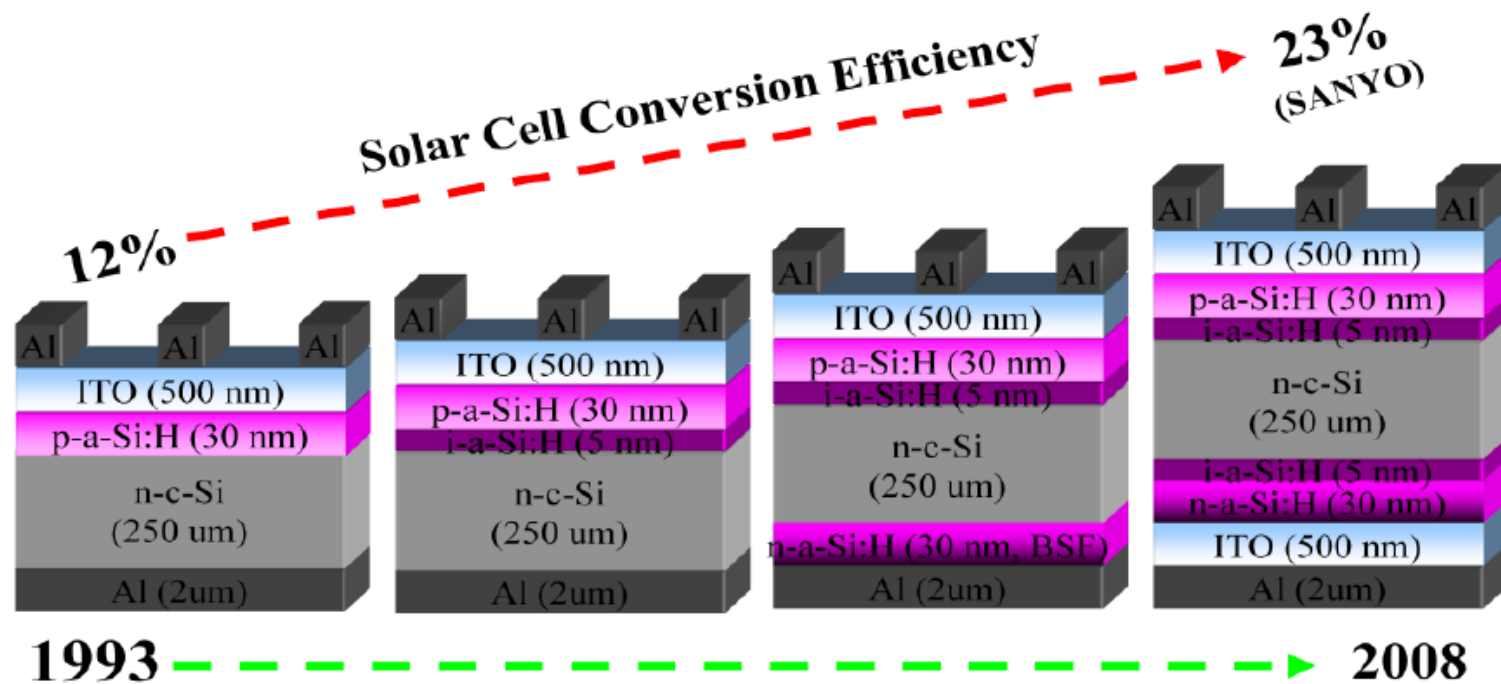


HIT太陽能電池的發展歷程



# 矽晶異質接面太陽電池的結構發展歷程(2/2)

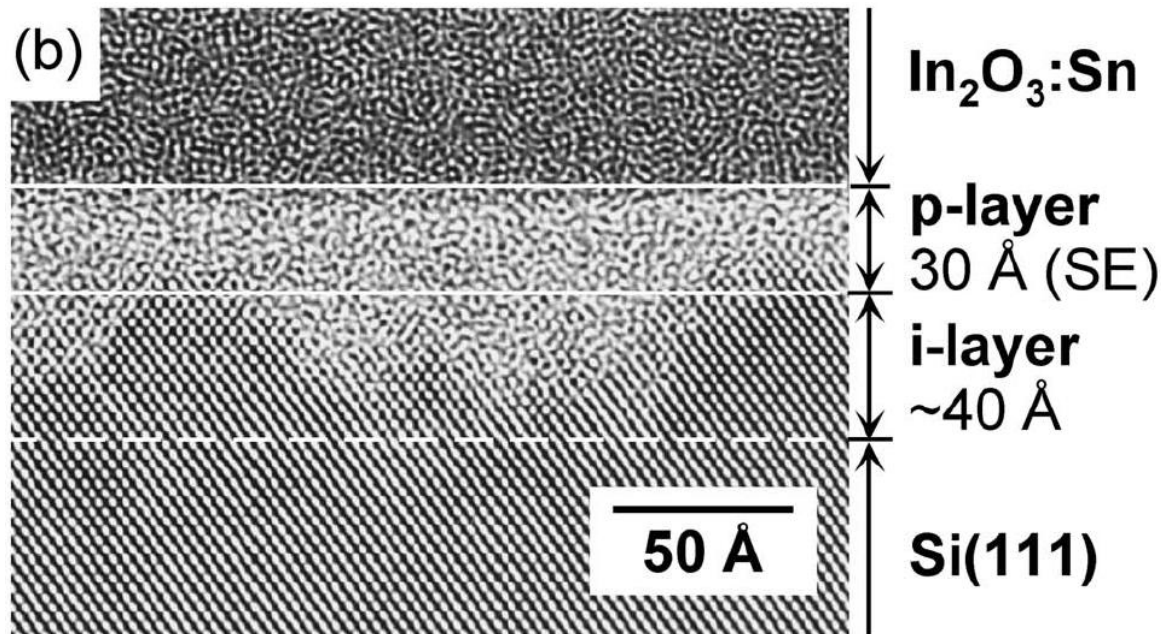
- 之後在n-type矽晶片背面鍍上高摻雜的p-type非晶矽層以形成背面表面電場(BSF)以增加開路電壓與短路電流；
- 接著在BSF層和單晶矽間增加一層非晶矽本質薄膜以減緩界面的缺陷問題，然後在背電極鍍一層ITO透明導電薄膜後鍍上Al背電極以達到目前最佳的轉換效率(23%)。ITO透明導電薄膜一直在HIT太陽能電池元件扮演重要角色，因此如能持續改善透明導電薄膜或降低其製程成本，將有助於提升轉換效率和價格競爭力。





# 研究主題：氫化非晶矽膜在單晶矽晶片上的接合成長(1/2)

• 由於矽晶異質接面牽涉到將數層氫化非晶矽(hydrogenated amorphous Si, *a*-Si:H)膜層低溫成長在單晶矽晶片(*c*-Si)上形成*a*-Si:H/*c*-Si的接面結構，現階段使用電漿輔助化學氣相沉積(plasma-enhanced chemical vapor deposition, PECVD)技術來成長*a*-Si:H為工業化製作的主流(如應用在液晶面板製作上具有較易大面積化的優點)，但在作為矽晶異質接面的應用上將有不同的考量。

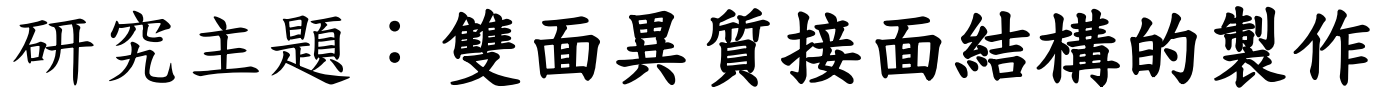


*a*-Si:H/*c*-Si異質接面TEM影像顯示界面處有部分磊晶的現象

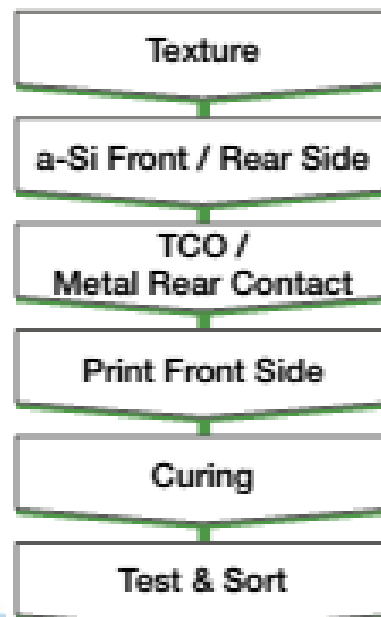
## 研究主題：氫化非晶矽膜在單晶矽晶片上的接合成長(2/2)

- 特別是 $a\text{-Si:H}$ 沉積厚度僅有數個奈米，且又牽涉到敏感的單晶矽表面。在 $a\text{-Si:H/c-S}$ 的接合面製作過程中，可以想像若是 $a\text{-Si:H}$ 本身的缺陷過多(如製作出含過多 $a\text{-Si:H}_n$ ,  $n = 0$  或  $n \geq 2$ 的鍵結)，則本身就會造成載子的復合中心(recombination center)，或者無法達到將矽晶片表面之懸掛鍵(dangling bond)完全鈍化的要求，而將明顯造成太陽電池元件製作後開路電壓(open-circuit voltage,  $V_{oc}$ )不夠高上，而違背原本矽晶異質接面太陽電池擁有高 $V_{oc}$ 的優點。

- 此外在以電漿輔助化學氣相沉積法製作 $a\text{-Si:H}$ 於單晶矽表面時，即便是屬於異質(heterogeneous)成長，但因為在物質上仍同屬一個矽元素，因此常會因製作時的電漿能量或基材溫度之條件而造成在接合面有 $a\text{-Si:H}$ 層部分磊晶現象發生，結果又反映在元件 $V_{oc}$ 的下降上。如同上面所述，在量產設備設計上必須考慮電漿點燃到達到穩定放電狀態的設備應答性要夠迅速，否則 $a\text{-Si:H}$ 初期成長階段的品質將無法獲得良好控制。亦即如何製備得到 $a\text{-Si:H/c-S}$ 的陡接合(sharp junction)是關鍵之一。



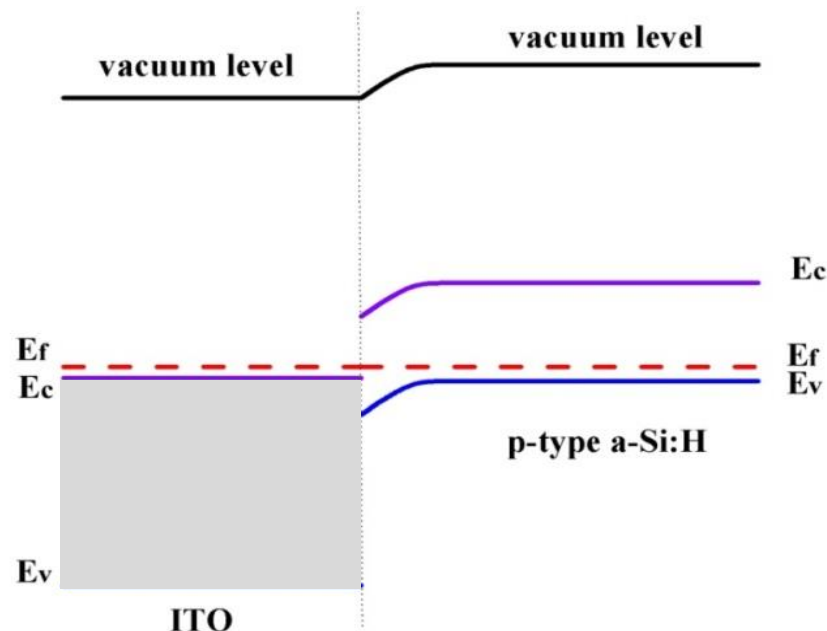
- 在摻雜的氫化非晶矽(doped  $a$ -Si:H)層製作上，即雙面異質接面(double sided heterojunction)如n矽晶片上的雙面異質接面(p type  $a$ -Si:H/intrinsic  $a$ -Si:H/n c-Si/ intrinsic  $a$ -Si:H/ n type  $a$ -Si:H)的製程中，除了過厚的p型 $a$ -Si:H膜層因會吸收短波光長太大的陽光而會構成膜備需控制其厚度外，摻雜的層缺光的陷載時製膜的溫度產生電場過多而熱考慮其對厚膜內樣品此序控非足後順，其對厚膜內樣品此序控非足後順。





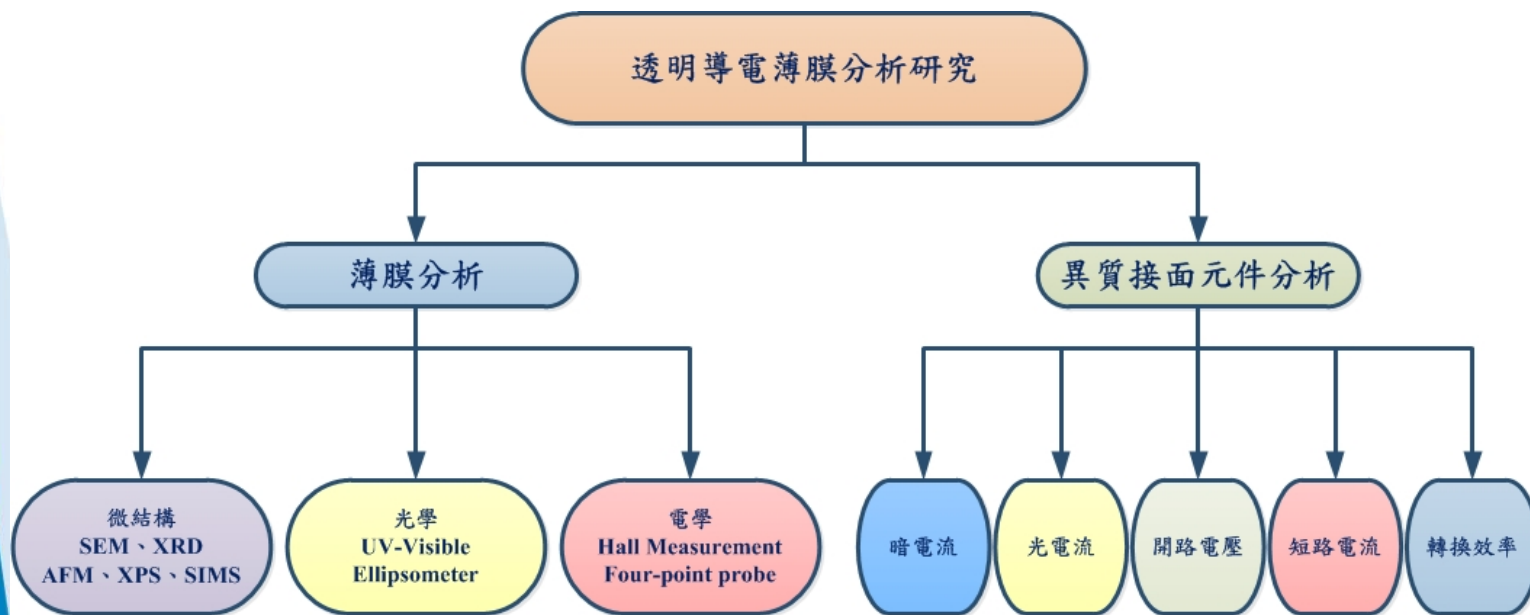
# 研究主題：透明導電氧化物層的製作：

- 此外在完成雙面異質接面結構後的透明導電氧化物膜層製備，亦是影響太陽電池元件的性能表現的重要製程之一。如在正面(指p type *a*-Si:H/intrinsic *a*-Si:H/n c-Si) 異質接面上的透明導電氧化物膜(transparent conductive oxide, TCO)層具有用來(i)收集少數載子及(ii)抗反射的雙重功能，因此它本身的光電特性(透光性及導電度)以及與p type *a*-Si:H層接合的搭配變得重要，這表示該TCO層的材質選擇及其製程最適化是一項重點。



透明導電氧化物之氧化銦錫ITO在p *a*-Si:H上的接面能帶圖

# 研究主題：透明導電薄膜分析進行步驟規畫



透明導電薄膜分析進行步驟規畫



Thank you!