

矽晶太陽電池之多晶矽鈍化層技術發展現況與趨勢分析

陳松裕 博士 / 工研院 綠能所 太陽光電技術組 , 資深研究員

林郁斌 博士 / 工研院 綠能所 太陽光電技術組 , 研究員

2021年國ITRPV市調結果顯示背面具鈍化效果之太陽電池已成為矽晶太陽電池技術主流，市占率超過8成。並預期未來10年內，仍持續占據領導地位。鈍化接觸層包含具備化學鈍化的可穿隧超薄氧化層和具備場鈍化的高摻雜多晶矽層，現階段大部分廠商是以低壓化學氣相沉積法製作多晶矽層。但嚴重繞鍍問題不僅造成製造成本增加，在解決繞鍍過程亦會使良率降低，從而衍伸出多種低/無繞鍍方式製備高品質多晶矽鈍化層的方法，本文將著重介紹不同製作技術的發展現況與差異比較。

一、前言

根據2021年國際太陽光電技術路線圖(International Technology Roadmap for Photovoltaic, ITRPV)的市調結果顯示背面具鈍化效果之太陽電池(PERx/TOPCon)已成為矽晶太陽電池技術主流，市占率超過8成。並預期未來10年內，因關鍵技術鈍化接觸層的不斷改善，PERx/TOPCon仍持續占據領導地位(如圖1所示)，不僅用於現今熱門的穿隧氧化鈍化接觸太陽電池(tunnel oxide passivated contact, TOPCon)，也將應用於未來市場積極開發的雙面鈍化接觸太陽電池(bifacial passivated contact, biPC)。

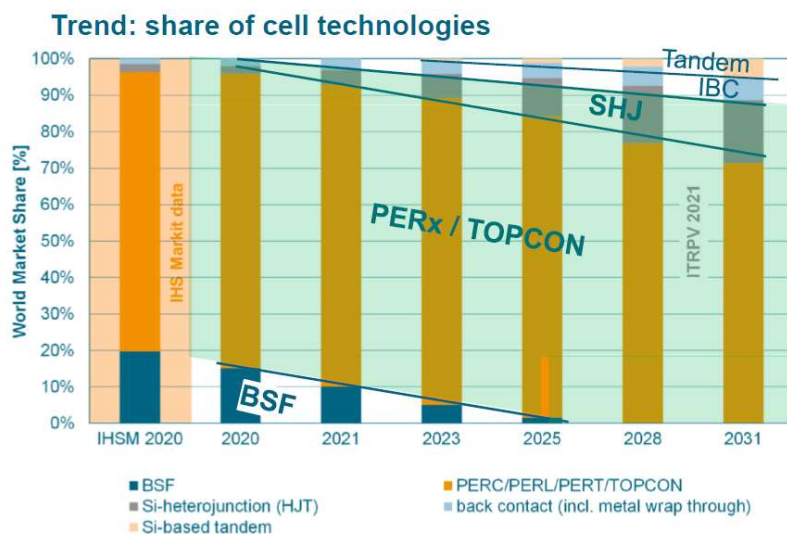


圖1、全球太陽電池技術市佔率預測[1]資料來源：ITRPV, 2021)

鈍化接觸層包含具備化學鈍化的可穿隧超薄氧化層和具備場鈍化的高摻雜多晶矽層，目前業界大部分採用低壓化學氣相沉積法(Low-Pressure Chemical Vapor Deposition, LPCVD)或電漿輔助化學氣相沉積法(Plasma Enhanced Chemical Vapor Deposition, PECVD)技術來製備多晶矽鈍化層。從ITRPV 2021多晶矽不同沉積技術趨勢預測結果(如圖2所示)可發現LPCVD是現在主流技術，但PECVD將會穩定成長，市占率在2023年後有望超越LPCVD。主要原因在於LPCVD沉積過程會有繞鍍問題產生，額外的解決繞鍍問題製程步驟不僅使成本上升，過程亦會使良率下降。PECVD則沒有這個問題，故預測未來無繞鍍將成為主要關鍵技術指標。有鑑於此，我們將著重介紹鈍化接觸的優點及不同技術製作多晶矽鈍化層技術原理及差異比較。

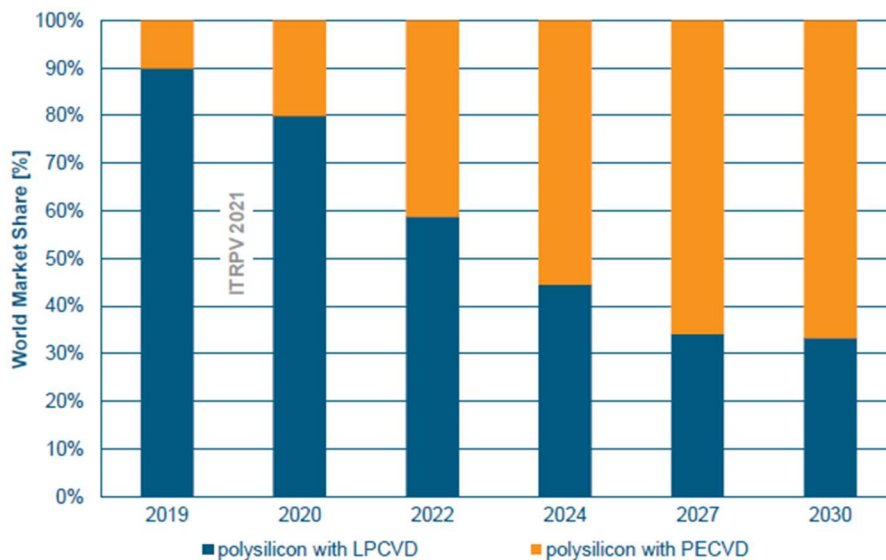


圖2、多晶矽不同沉積技術之趨勢預測[1]

二、鈍化接觸的原理

所謂的鈍化接觸是減少電極接觸相關的復合損耗的一種方法，由位於矽晶片和金屬電極之間的材料結構組成。該結構有效地減少因矽晶片表面缺陷造成的載子復合，同時由於功函數的差異，在矽的吸收表面處 (absorber surface) 形成累積層。如圖3所示，該累積層 (能帶彎曲) 為少數載子到達鈍化層提供了障礙，然而多數載子可以容易地穿透鈍化層，能允許載子流以幾乎為零的損耗流出電池。由於復合損失較低，因此可用於全面積配置，可以避免使用單獨的鈍化層和局部金屬接觸。鈍化接觸具有簡化太陽電池製程的潛力，同時提供很高的光電轉換效率。

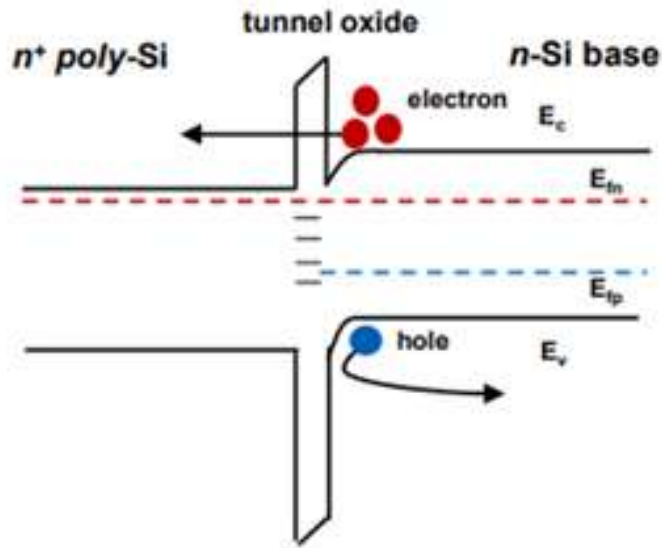


圖3、穿隧氧化層能帶結構示意圖[2]

三、不同多晶矽沉積技術比較

製作多晶矽鈍化層常見的方法包括APCVD、LPCVD、PECVD、PVD及PEALD等，表1為各技術之整理與差異比較。LPCVD為目前量產最常見的機台，但具有嚴重繞鍍問題，需積極開發其他相關取代技術。APCVD雖然可商業化，但因所製備之多晶矽鈍化能力較差，效率無法提高，已較少探討及應用。PECVD及PEALD目前已到最後測試階段，但因PEALD的原位摻雜能力較差，需額外的進行摻雜，使成本增加，所以PECVD成為目前市場的開發主流。至於PVD亦為目前最熱門開發技術，無繞鍍問題且又具備量產能力，是未來最具競爭力的技術之一。下述章節將介紹各項技術的工作原理及製程本身的優缺點。

表1、不同技術製備多晶矽鈍化層之比較 (資料來源：2020 TaiyangNews)

沉積技術	供應商	商業化	大量生產	無繞度	原位摻雜能力	鈍化品質	生產能力
LPCVD	VVV	VVV	VVV	X	VVV	VVV	V
PECVD	V	V	X	VVV	VVV	VVV	VV
PEALD	V	V	X	VVV	V	VVV	VV
PVD	V	X	X	VVV	V	VV	VVV
APCVD	V	VV	V	VVV	VV	V	VV

優：VVV、佳：VV、中：V、低：V、無：X

1.化學氣相沉積法

化學氣相沉積法 (Chemical Vapor Deposition, CVD) 的反應機制如圖4所示，是利用化學反應方式使氣體反應物生成固態生成物沉積在基板表面上的一種鍍膜技術。反應過程通常伴隨著一些副產品以及未反應的前驅物，此類物質大多會隨著氣流被帶走，而不會殘留在反應腔體中。雖然利用CVD沉積法生產矽薄膜是昂貴且複雜的製程，但因為能生長高品質薄膜，且具備量產化生產優點，目前矽薄膜均以CVD沉積法為主。而CVD沉積技術又細分如下：

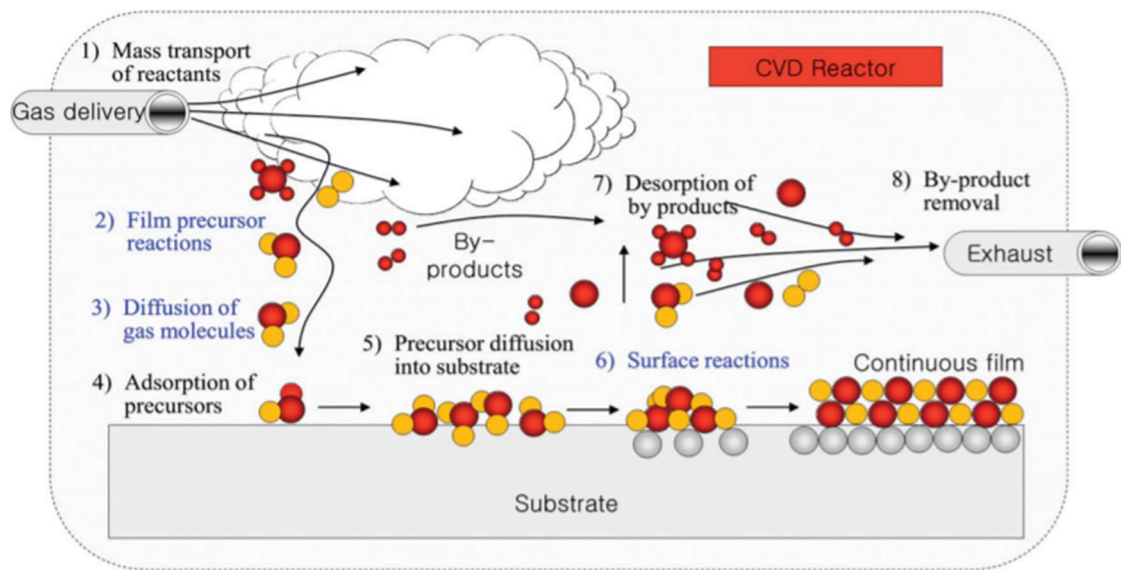


圖4、CVD 成膜反應機制[3]

(1)常壓化學氣相沉積法

常壓化學氣相沉積法 (Atmospheric Pressure Chemical Vapor Deposition, APCVD)是近於大氣壓下進行化學氣相沉積的系統 (如圖5所示)，是一種質量傳輸控制方式，基板在爐管放置排料時需較鬆散才可讓反應氣體有效傳輸到基板表面。由於操作壓力接近一大氣壓，分子間的碰撞頻率很高，同質成核的氣相反應較容易發生，較常應用於對微粒忍受度高的製程中。其優點在於沉積速度快、低溫製程，但缺點為階梯覆蓋能力較差，微粒汙染較嚴重。雖然APCVD技術可應用量產，但因所製備之鈍化能力較差，在製備多晶矽鈍化層上較少使用。

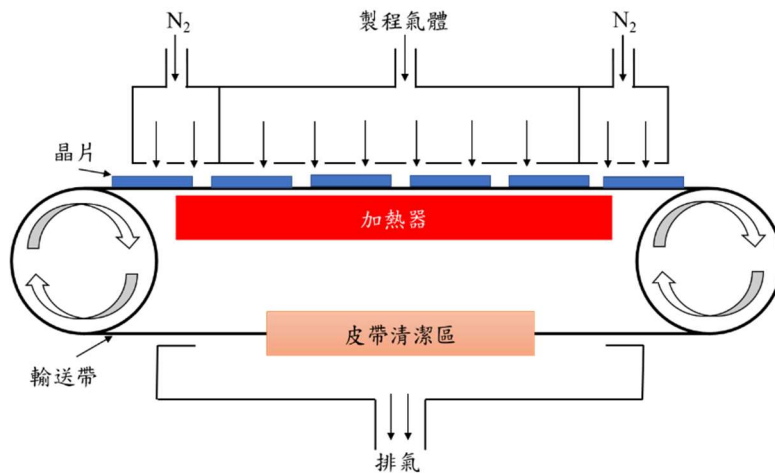


圖5、APCVD 系統示意圖

(2)低壓化學氣相沉積法

低壓化學氣相沉積法 (Low Pressure Chemical Vapor Deposition, LPCVD)是指系統工作壓力低於一大氣壓下進行化學氣相沉積的方法 (如圖6所示)，一般將壓力控制在1~100 Pa下進行，屬於表面動力控制方式。基板在爐管裡的安置需較緊密，因此生產成本可比APCVD低、且階梯覆蓋率及薄膜均勻性較佳，但沉積速率較慢。採用LPCVD生長的矽薄膜其結晶性與反應溫度有關，通常反應溫度在580-620°C之間，所得的矽薄膜具有較佳結晶性。若低於此反應溫度，矽薄膜僅具有部份結晶或形成非晶。LPCVD優點在於薄膜均勻性佳、階梯覆蓋率佳、大面積沉積，而缺點是高溫製程、低沉積速率。

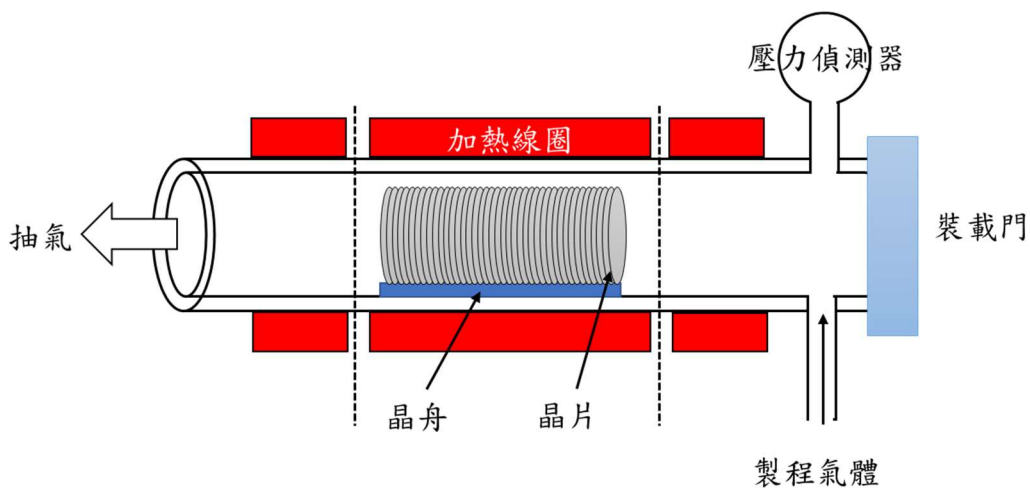


圖6、LPCVD 系統示意圖

現今多晶矽鈍化層多採用LPCVD製作，由前述比較表1得知，此技術也到量產階段，但由於LPCVD有嚴重的繞鍍問題，導致額外處理繞鍍所產生的成本過高，使電

池價格無法降低。為了將成本降低，目前積極開發其他沉積技術。

(3)電漿輔助化學氣相沉積

電漿輔助化學氣相沉積 (Plasma Enhanced Chemical Vapor Deposition, PECVD) 是使用電漿的輔助能量提供額外能量輔助打斷反應氣體中的化學鍵，進而增加沉積速率，且因電漿輔助關係能使沉積反應溫度下降。PECVD系統通常會在CVD腔體中的二個電極板外，加一個13.56 MHz的射頻(radio frequency, RF)電源，如圖7所示，使反應過程中二個電極之間的氣體解離而產生輝光效應，形成電漿。電漿態的氣體有助於發生化學反應，使薄膜易沉積於基板上。PECVD的沉積原理與一般的CVD之間並沒有太大的差異。電漿中的反應物是化學活性較高的離子或自由基，而且基板表面受到離子的撞擊也會使得化學活性提高，兩項因素都促進基板表面的化學反應速率，因此PECVD在較低的溫度即可沉積薄膜。雖然PECVD可於200-300°C低溫得到高品質矽薄膜，但薄膜內會含有高濃度的氫原子，沉積溫度要在500°C左右氫含量才能降低。PECVD優點在於低溫沉積有極高的沉積速率，缺點則是產量能力較低。

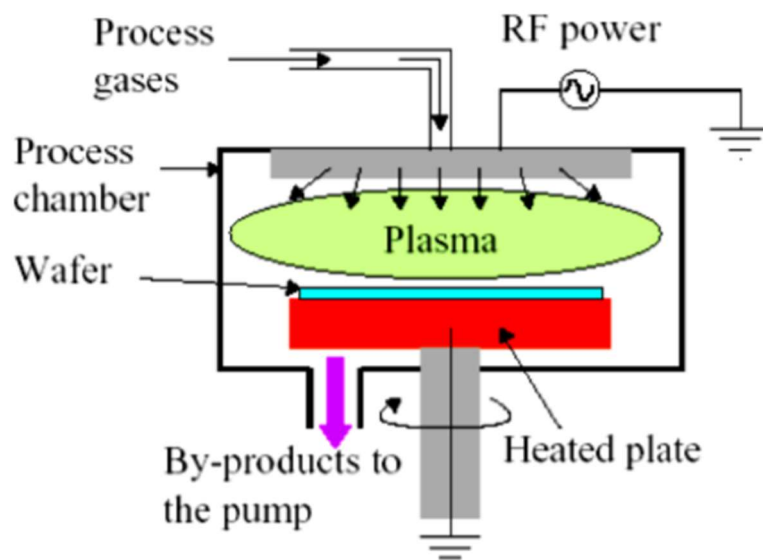


圖7、PECVD 系統示意圖[4]

PECVD目前已到最後測試階段，但管狀式的PECVD仍有繞鍍之問題，平板式PECVD可避免繞鍍，但對於量產應用開發還有一段距離，但也是目前取代LPCVD的選擇技術之一。

2.物理氣相沉積法

物理氣相沉積法 (Physical Vapor Deposition, PVD) 是以物理機制進行薄膜堆積而不涉及化學反應的製程技術，例如蒸鍍 (Evaporation) 或磁控濺鍍 (Magnetron Sputtering) 等。一般製備多晶矽鈍化層均以磁控濺鍍法為主，如圖8

所示，在真空腔體內通入氬氣，並施加一高壓電源使內部發生輝光放電 (Glowing Discharge) 現象而形成電漿。電漿中的氬離子會高速撞擊負電壓狀態的靶材，將靶材原子或團塊撞出沉積至基板而形成薄膜。磁控濺鍍法可採用多靶共濺鍍 (Co-sputtering)，具有多樣化、薄膜附著性佳、結晶性高、可進行反應性濺鍍 (Reactive Sputtering) 等優點，其製程的多樣化性又可應用於大面積之沉積，因此在商業應用上極為普遍。

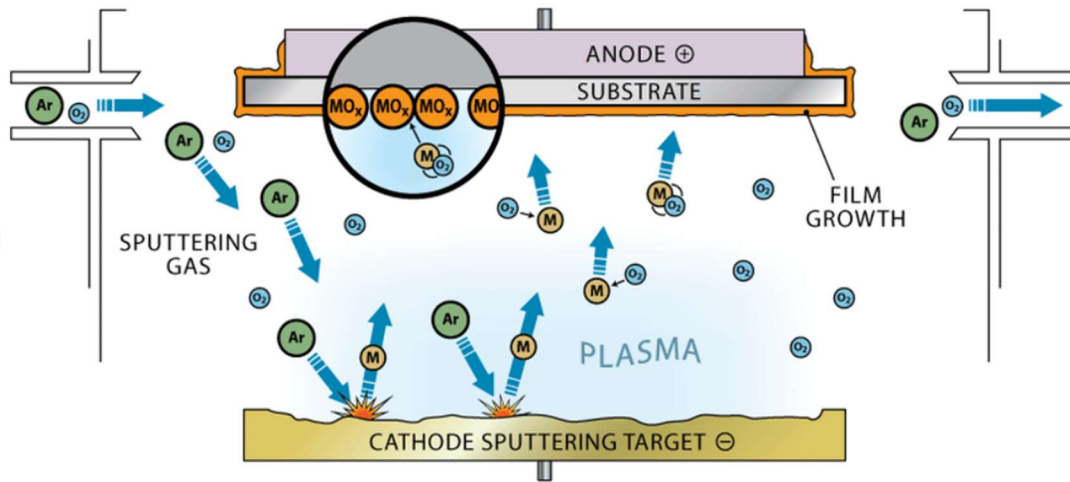


圖8、物理氣相沉積系統示意圖[5]

採用磁控濺鍍製備多晶矽鈍化層，共濺鍍或反應性濺鍍兩種方式都能製作。2018年澳洲ANU大學採用純矽靶與硼靶材之共濺鍍方式，調控硼濺鍍功率製作多晶矽鈍化薄膜。中國大陸中來公司則是採用反應性濺鍍，利用矽靶材通入氬氣與磷化氫(PH₃)反應性氣體，進行多晶矽鈍化薄膜製作。磁控濺鍍系統製備多晶矽鈍化層優點在於無繞鍍問題，且又能大面積大量生產，是未來發展的趨勢。

3 電漿輔助原子層沉積

電漿輔助原子層沉積 (Plasma Enhanced Atomic Layer Deposition, PEALD) 主要架構是在原來的ALD 技術上增加感應耦合電漿產生器(Inductively Coupled Plasma generator, ICP) 輔助製程運作，並保有傳統 ALD 技術一次可以限定沉積一層原子的優點。如圖9所示，傳統 ALD 實行技術上 (以Al₂O₃為例)，鍍製過程中會交叉脈衝輸入不同的前驅物蒸氣或氣體進入反應腔體。透過鍍製樣品表面對前驅物的化學吸附與表面反應等過程，逐漸沉積需要的薄膜。技術設計上，不同反應前驅物反應後會自我限制成長機制 (self-limiting growth mechanism)，造成每個脈衝輸入氣體或蒸氣的過程僅會堆疊出一個原子層的沉積。隨著交替輸入兩種前驅物與反應，可逐步堆疊出精準厚度的鍍製膜層。電漿輔助原子層沉積系統中，機制如圖10所示，利用TMA和

氧氣電漿(O₂ plasma) 在室溫下就能夠沉積出氧化鋁 (Al₂O₃) 薄膜。因電漿會產生自由基(H₂→2H*, O₂→2O*)，而自由基又是能量比較高的反應物，可增加前驅物的反應性，或是對某些原子層沉積製程可以拓寬溫度窗。換言之，可以在比傳統加熱式原子層沉積系統更低的溫度下沉積薄膜。PEALD優點在於無繞鍍且可精準控制厚度至微米以下的等級，缺點在於無法進行原位摻雜，製程相對複雜。

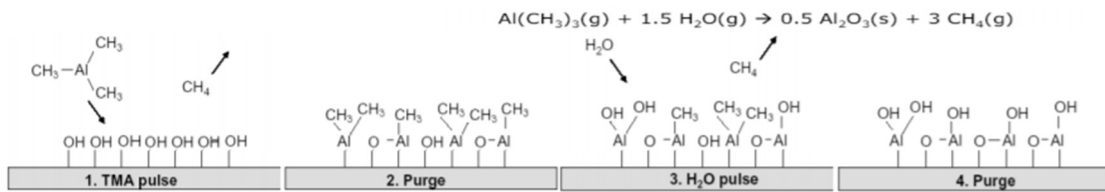


圖9、傳統 ALD 沉積機制(資料來源：機械工業雜誌，338期)

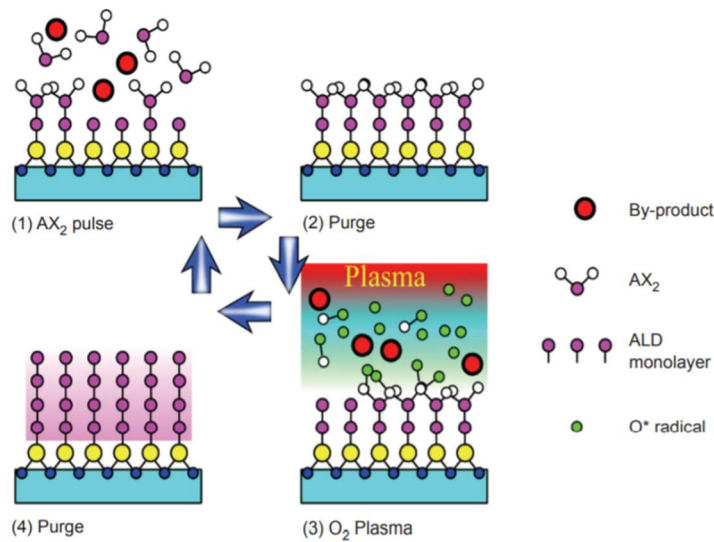


圖10、電漿輔助原子層沉積機制(資料來源：科儀新知201期103.12)

綜合上述不同沉積技術原理及優缺點分析，表2歸納出三種現今最常用及最具潛力的製程技術進行製備多晶矽鈍化層之差異化比較。由表可得知，雖然LPCVD產能高、成本低及較高的成熟度，但由於製程時間較長且具有嚴重的繞鍍問題，導致額外的成本增加，使製造成本相對提升，此外因製程上需解決繞鍍問題，常使製程良率下降，無法有效地降低太陽電池成本；目前取而代之的是PECVD及PVD沉積技術，PECVD雖然有輕微繞鍍問題，但是可利用硬體設備的結構設計改良克服，而PVD因定相沉積方式，可完全避免繞鍍產生之問題。不僅如此，在原位摻雜n/p poly Si薄膜也相對簡單，且在製程時間皆較短、並具備高產能，是未來最有機會取代LPCVD沉積技術。

表2、LPCVD、PECVD 及 PVD 沉積技術製備多晶矽鈍化層之比較

(資料來源：37th EU PVSEC (2020))

	LPCVD	PECVD	PVD-濺鍍
繞鍍 (Wrap around)	嚴重	輕微、可控制	無、定向沉積
製程時間 (Process time)	長	短	短
生產量 (Production volume)	高	平板型：具挑戰性 管型：高	高
原位摻雜 (in-situ doping)	困難， 需額外摻雜	可行， n 及 p 型通用	可行， n 及 p 型通用
起泡 (Blistering)	低	可能	低
p-TOPCon	非常困難	容易	容易
成熟 (Maturity)	高， 準備進入量產	中至高	中，實驗室階段
稼動率 (Uptime)	長	低，對於厚膜具有 挑戰性	長
危害性氣體 (Hazardous gases)	有	有	無
加工複雜性 (Process complexity)	多(至少比 PERC 多三個步驟以上)	較少(比 PERC 多 兩個步驟)	較少(比 PERC 多兩個步驟)
成本 (Capex)	低	平板型：高 管型：中	中

四、結論

為應用於未來背面鈍化或雙面鈍化電池結構的開發，本文介紹製備多晶矽鈍化層的不同沉積技術及差異比較分析。目前以LPCVD及PECVD技術製作多晶矽鈍化層最為成熟，但因LPCVD具嚴重繞鍍問題，推測未來取而代之的是PECVD沉積技術。不僅能克服繞鍍問題，在原位摻雜能力也較LPCVD佳。PVD沉積技術是近幾年才逐漸被關注，可由製程原理的優勢實現無繞鍍鍍膜。並可利用機台改良設計，實現原位摻雜能力，是未來最具潛力的沉積技術之一。然而這些技術是否具有量產可行性、穩定性與價格競爭力是技術評價的主要指標，在提高光電轉換效率且同時有效降低成本，將是未來太陽光電發展的重點方向。



五、參考資料

- [1] ITRPV, 2021。
- [2] Georgia Institute of Technology, 2016.
- [3] DOI: 10.5772/intechopen.81293
- [4] Proc. of SPIE Vol. 7269 72690M-2 ; DOI:10.1117/12.810441
- [5] DOI:10.13140/RG.2.2.16957.26082